

No title available

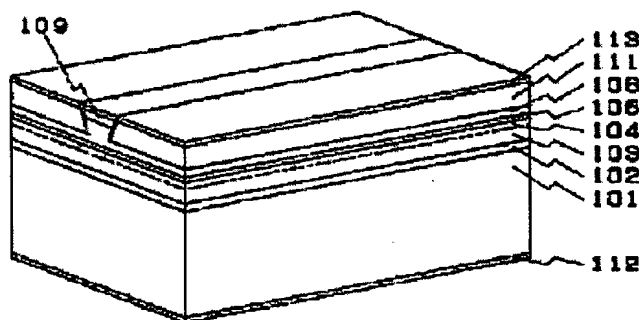
Publication number: JP5243674
Publication date: 1993-09-21
Inventor: WATANABE KAZUAKI
Applicant: SEIKO EPSON CORP
Classification:
- international: **H01S5/00; H01S5/00; (IPC1-7): H01S3/18**
- European:
Application number: JP19920044486 19920302
Priority number(s): JP19920044486 19920302

Report a data error here

Abstract of JP5243674

PURPOSE:To make the position of a pn junction coincide with an active layer by providing a layer nondoped with impurities between the active layer and an n-type conductivity type layer, in a double heterojunction type semiconductor laser composed of two kinds of semiconductor layers of different conductivity types put on both sides of the active layer.

CONSTITUTION:An n-type buffer layer 102, an n-type clad layer 103, a nondoped clad layer 104, an active layer 106, a p-type clad layer 108, a p-type contact layer 109 are epitaxially grown on an n-type GaAs substrate 101 by MOCVD in the order. The nondoped clad layer 104 is formed by stopping the supply of Se being a dopant, and no impurities are implanted in the nondoped clad layer 104 and the active layer 106. Then the multilayer film is etched into a riblike shape using a dielectric film such as silicon dioxide, etc., as a mask, and a light waveguide is formed. The nondoped layer is inserted between the active layer and the n-type conductive layer, and positional shift between the pn junction and the active layer is prevented.



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-243674

(43)Date of publication of application : 21.09.1993

(51)Int.Cl.

H01S 3/18

(21)Application number : 04-044486

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 02.03.1992

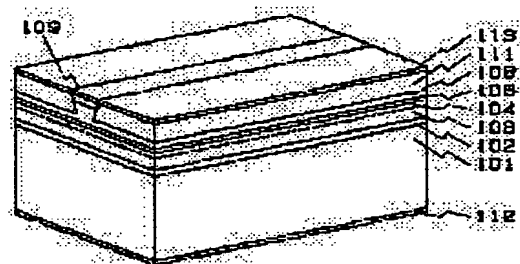
(72)Inventor : WATANABE KAZUAKI

(54) SEMICONDUCTOR LASER

(57)Abstract:

PURPOSE: To make the position of a pn junction coincide with an active layer by providing a layer nondoped with impurities between the active layer and an n-type conductivity type layer, in a double heterojunction type semiconductor laser composed of two kinds of semiconductor layers of different conductivity types put on both sides of the active layer.

CONSTITUTION: An n-type buffer layer 102, an n-type clad layer 103, a nondoped clad layer 104, an active layer 106, a p-type clad layer 108, a p-type contact layer 109 are epitaxially grown on an n-type GaAs substrate 101 by MOCVD in the order. The nondoped clad layer 104 is formed by stopping the supply of Se being a dopant, and no impurities are implanted in the nondoped clad layer 104 and the active layer 106. Then the multilayer film is etched into a riblike shape using a dielectric film such as silicon dioxide, etc., as a mask, and a light waveguide is formed. The nondoped layer is inserted between the active layer and the n-type conductive layer, and positional shift between the pn junction and the active layer is prevented.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

AI

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-243674

(43)公開日 平成5年(1993)9月21日

(51)Int.Cl.⁶

H01S 3/18

識別記号

庁内整理番号

FI

技術表示箇所

9170-4M

審査請求 未請求 請求項の数7(全7頁)

(21)出願番号 特願平4-44486

(22)出願日 平成4年(1992)3月2日

(71)出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72)発明者 渡辺 和昭

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(74)代理人 弁理士 鈴木 喜三郎 (外1名)

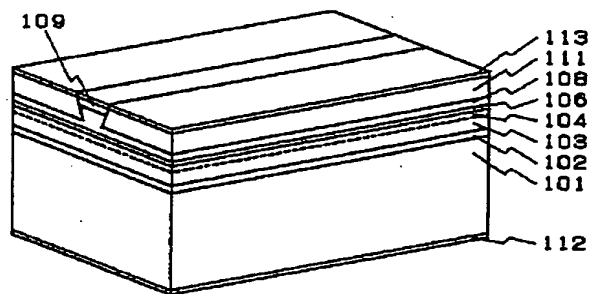
(54)【発明の名称】 半導体レーザ

(57)【要約】

【目的】 半導体レーザのpn接合の位置を活性層と一致させる。

【構成】 活性層とn型導電層との間にノンドープ層を挿入する。

【効果】 結晶成長中、あるいはその後のプロセス時に起こるn型ドーパントのp型領域への拡散を防止し、pn接合の位置と活性層とを一致させることができる。この結果、キャリアの変換効率が高くなり、しきい電流値、発光効率に大きな改善がみられた。また無効電流が減少したのでチップの発熱が抑制され、特性温度の向上もあわせて観測された。



【特許請求の範囲】

【請求項1】活性層の両側を、その導電型が異なる2種類の半導体層ではさみこんだダブルヘテロ接合型半導体レーザにおいて、

活性層とn型導電型層との間に不純物がドーピングされていない層が存在することを特徴とする半導体レーザ。

【請求項2】活性層の両側を、その導電型が異なる2種類の半導体層ではさみこんだIII-V族化合物半導体の積層構造からなるリブ状の光導波路を有し、かつ該光導波路をII-VI族化合物半導体層で埋め込んだ半導体レーザにおいて、活性層とn型導電型層との間に不純物がドーピングされていない層が存在することを特徴とする半導体レーザ。

【請求項3】活性層の両側を、その導電型が異なる2種類の半導体層ではさみこんだIII-V族化合物半導体の積層構造を有し、かつ該光導波路上に開口部を有する誘電体絶縁膜が形成された利得導波型半導体レーザにおいて、活性層とn型導電型層との間に不純物がドーピングされていない層が存在することを特徴とする半導体レーザ。

【請求項4】請求項1、2、および3のいずれかにおいて、活性層が量子井戸構造を有することを特徴とする半導体レーザ。

【請求項5】請求項1、2、および3のいずれかにおいて、不純物がドーピングされていない層の膜厚が0.1μm以上0.5μm以下であることを特徴とする半導体レーザ。

【請求項6】請求項1、2、および3のいずれかにおいて、n型導電層の不純物がセレンであることを特徴とする半導体レーザ。

【請求項7】請求項3において、誘電体多層膜の開口部の共振器に垂直方向の大きさが100μm以上であることを特徴とする半導体レーザ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は半導体レーザに関する。

【0002】

【従来の技術】図9は従来の半導体レーザの一例である。III-V族化合物半導体からなる積層構造を、II-VI族化合物半導体であるセレン化亜鉛(ZnSe)で埋め込むことによって光導波路が形成されている。上記光導波路は、活性層が導電型の異なる2種類のクラッド層で挟みこまれたダブルヘテロ構造を有しており、不純物として下側クラッド層にはセレンが、上側クラッド層には亜鉛がそれぞれドーピングされている。電極から注入されたキャリアはpn接合が形成された活性層内に閉じ込められ、電子と正孔とが結合して発光する。さらに注

入電流を増やすとレーザ発振に至る。

【0003】

【発明が解決しようとする課題】しかし、従来技術の半導体レーザにおいては、pn接合がしばしば活性層内ではなく上側クラッド層の一部に形成される、という問題点があった。これは、結晶膜中に取り込まれたセレンが、結晶成長中、あるいは半導体レーザ製造プロセス中に上側クラッド層にまで拡散することによる。この結果、注入キャリアを発光層である活性層に有効に閉じ込めることができなくなり、キャリアから光への変換効率の低下を招いていた。

【0004】上記の問題点を解決するため、下側クラッド層と活性層との間に不純物濃度の低い第2の下側クラッド層を挿入するという試みが特開平2-196488に記載されている。しかし上記方法によって積層した多層膜を、結晶成長終了直後、二次イオン質量分析法(Secondary Ion Mass Spectrometry 以下、SIMSと略する)によって分析すると、上側クラッド層内においてもセレンが検出され、セレンが活性層を超えて上側クラッド層にまで拡散していることがわかった。従って上記手段は、pn接合が狙った位置(すなわち活性層)からずれてしまう、という課題に対する本質的な解決策とはなっていない。

【0005】本発明はこの様な課題を解決するもので、その目的とするところは、pn接合の位置が活性層と一致した半導体レーザを再現性良く作製することにある。

【0006】

【課題を解決するための手段】本発明の第1の半導体レーザは、活性層の両側をその導電型が異なる2種類の半導体層ではさみこんだダブルヘテロ接合型半導体レーザであって、活性層とn型導電型層との間に不純物がドーピングされていない層が存在することを特徴とする。

【0007】本発明の第2の半導体レーザは、活性層の両側をその導電型が異なる2種類の半導体層ではさみこんだIII-V族化合物半導体の積層構造からなるリブ状の光導波路を有し、かつ該光導波路をII-VI族化合物半導体層で埋め込んでなる半導体レーザであって、活性層とn型導電型層との間に不純物がドーピングされていない層が存在することを特徴とする。

【0008】本発明の第3の半導体レーザは、活性層の両側をその導電型が異なる2種類の半導体層ではさみこんだIII-V族化合物半導体の積層構造を有し、かつ該光導波路上に開口部を有する誘電体絶縁膜が形成された利得導波型半導体レーザであって、活性層とn型導電型層との間に不純物がドーピングされていない層が存在することを特徴とする。

【0009】本発明の第4の半導体レーザは、上記第1、第2、および第3の半導体レーザのいずれかにおいて、活性層が量子井戸構造を有することを特徴とする。

【0010】本発明の第3の半導体レーザは、上記第

1、第2、および第3の半導体レーザのいずれかにおいて、不純物がドーピングされていない層の膜厚が $0.1 \mu\text{m}$ 以上 $0.5 \mu\text{m}$ 以下であることを特徴とする。

【0011】本発明の第6の半導体レーザは、上記第1、第2、および第3の半導体レーザのいずれかにおいて、n型導電層の不純物がセレンであることを特徴とする。

【0012】本発明の第7の半導体レーザは、上記第3の半導体レーザにおいて、誘電体多層膜の開口部の共振器に垂直方向の大きさが $100 \mu\text{m}$ 以上であることを特徴とする。

【0013】

【実施例】（実施例1）図1に本発明の第一の実施例を*

Al組成		膜厚 (μm)	ドーパント
バッファ層	(102)	0	Se
下側クラッド層	(103)	0.45	Se
ノンドープ・クラッド層	(104)	0.45	{non}
活性層	(106)	0.14	{non}
上側クラッド層	(108)	0.45	Zn
コンタクト層	(109)	0	Zn

【0015】次に本発明の半導体レーザの製造方法を図2を用いて説明する。n型GaAs基板上に、表1に示す各層を有機金属化学気相成長法（以下MOCVD法と称する）で順次エピタキシャル成長する。原料はトリメチルガリウム（TMG）等の有機金属化合物、及びアルシン等の水素化合物を使用し、成長温度は 730°C とする。ドーパントガスの反応管への供給ダイヤグラムを図3に示す。ノンドープ・クラッド層はドーパントのSeの供給を止めることによって形成し、ノンドープ・クラッド層および活性層には不純物を導入しない。

【0016】次いで上記多層膜を二酸化ケイ素等の誘電体膜をマスクとしてリブ状にエッチングし、光導波路を形成する。リブのエッチングには硫酸系エッチャントを使用し、上側クラッド層が $0.2 \mu\text{m}$ 残る位置までエッチングを行う（図2（b））。

【0017】リブのエッチング後、リブをZnSeによって埋め込む。ここでいう埋め込み成長もMOCVD法によって行う。原料として、ジメチル亜鉛＝ジメチルセレン＝アダクト（DMZn-DMS₂Se）、及びセレン化水素を用いる（図2（c））。リブ上に積層したZnSeを反応性イオンビームエッチング（RIE）法により除去した後（図2（d））、基板を $100 \mu\text{m}$ 厚まで研磨する。最後にp側、n側それぞれの電極を蒸着すると、下側クラッド層と活性層との間にノンドープ・クラッド層を挟み込んだ半導体レーザが完成する（図2（e））。

【0018】図4は、エピタキシャル成長終了直後のSIMSによる深さ方向の分析結果である。図4（a）は厚さ $0.2 \mu\text{m}$ のノンドープ・クラッド層がある場合、図4（b）はノンドープ・クラッド層がない場合をそれぞれ示す。

*示す。n型GaAs基板上（101）に、n型バッファ層（102）、n型第1下側クラッド層（103、以下、単に下側クラッド層と称する）、ノンドープ第2下側クラッド層（104、以下、ノンドープ・クラッド層と称する）、活性層（106）、p型上側クラッド層（108）、p型コンタクト層（109）が順次積層されており、上側クラッド層の一部、及びコンタクト層はリブ状に加工され光導波路を形成している。III-V族化合物半導体によって形成される上記光導波路は、II-VI族化合物半導体であるZnSeによって埋め込まれている。各層の組成、及びドーパントを表1に示す。

【0014】

【表1】

【0019】ノンドープ・クラッド層を挿入した効果は、図4（a）、（b）を比較すると明らかである。ノンドープ・クラッド層がない図4（b）では、Seが活性層を突き抜け上側クラッド層にまで達している。しかし、ノンドープ・クラッド層を活性層と下側クラッド層との間に挿入した図4（a）では、Seの拡散は活性層で止まり、pn接合の位置は発光層である活性層と一致している。

【0020】なおここで特記すべきことは、本来セレンが検出されるはずが無い基板からもセレンが検出されていることである。このことから、pn接合が狙った位置からずれる原因は、セレンの拡散によるものであり、メモリー効果によるものではない、ということがわかる。

【0021】ノンドープ・クラッド層の挿入によって、半導体レーザの初期特性がどう変化するかを示したのが図5である。ノンドープ・クラッド層の膜厚を $0 \mu\text{m}$ （つまりノンドープ層なし）から $0.3 \mu\text{m}$ まで変化させ、しきい電流値（ I_{th} ）、5mW出力時の駆動電流（ I_{op} ）、効率（ S_d ）を測定した。なお、条件を揃えるためノンドープ・クラッド層と下側クラッド層の膜厚の合計が $1.0 \mu\text{m}$ となる様、下側クラッド層の膜厚を調整した。下側クラッド層にはセレンがドーピングされており、そのキャリア濃度は $5 \times 10^{17} \text{cm}^{-3}$ である。

【0022】ノンドープ・クラッド層を挿入しない場合、しきい電流値、発光効率とも悪い。これは活性層とpn接合の位置とがずれているため、キャリアが効率よく光に変換されていないことを示唆し、図4に示したSIMSの結果と一致する。ノンドープ・クラッド層の膜厚を厚くしていくと活性層とpn接合の位置とのずれが減少し、しきい電流値が減少、発光効率が向上している。

【0023】ノンドープ・クラッド層の膜厚を厚くしていくと、素子の直列抵抗が大きくなるのではないかと、という問題点が考えられる。しかし、ノンドープ層の膜厚が0.3 μm 以下であれば問題はない。セレンが活性層近傍まで拡散するため、ノンドープ層が高抵抗となることはない。事実、ノンドープ層の膜厚をかえて評価した半導体レーザにおいて、それらの抵抗値の間に有意差はなかった。

【0024】次に特性温度の測定結果を図6に示す。活性層とpn接合の位置とがずれると注入キャリアが効率よく光に変換されない。無効電流は発熱につながるの、特性温度を測定することによってノンドープ・クラッド層挿入の効果を知ることができる。点線はノンドープ・クラッド層の膜厚が0 μm の場合、実線は0.2 μm の場合のしきい電流値の温度依存性のグラフである。横軸には接合部分の温度を、縦軸にはしきい電流値をそれぞれ示す。ノンドープ・クラッド層の挿入によって、特性温度が102 Kから156 Kに向上していることがわかる。この傾向は臨界温度以上でさらに顕著になる。

【0025】以上、II-VI族化合物半導体埋め込み型半導体レーザを例にあげ、ノンドープ層挿入の効果について説明してきた。ノンドープ層を活性層とn型導電層との間にサンドイッチする事によって、セレンの拡散によるpn接合と活性層との位置ずれを防止することができる。この結果、キャリアを効率よく光に変換することができ、しきい電流値が下がると同時に発光効率も向上した。また無効電流成分が減るため、特性温度の向上も見られた。

*

Al組成		膜厚 (μm)	ドーパント
バッファ層	(702) 0	0.5	Se
下側クラッド層	(703) 0.31	0.8	Se
ノンドープ・クラッド層	(704) 0.31	0.2	(n n n)
下側光導波路層	(705) 0.14	0.1	(n n n)
活性層 (井戸層)	(706) 0.14	0.01	(n n n)
(障壁層)	0	0.006	(n n n)
上側光導波路層	(707) 0.14	0.4	Zn
上側クラッド層	(708) 0.31	1.0	Zn
コンタクト層	(709) 0	0.5	Zn

【0030】下側光導波路層 (705) の全部と下側クラッド層の一部 (704) がノンドープ層となっており、セレンの拡散を止める層としての役割を果たしている。

【0031】実施例2に示す半導体レーザは、20~40 A程度のパルス電流を流すと30 Wクラスの光出力を得ることができる。しかしながら、コンパクトディスク等のピックアップ用半導体レーザと比べると、駆動電流、光出力とも先頭値で3~4桁大きく、パルス電流で駆動するといえチップの発熱を無視できなくなる。

【0032】図8は光出力の温度依存性で、20℃の時の光出力を1とし、同一駆動電流時の相対光出力を温度に対してプロットしたものである。ノンドープ・クラッ

*【0026】これまで、導波路構造の埋め込みはII-VI族化合物半導体であるZnSeを用いた場合を実施例としてあげたが、他のII-VI族化合物半導体を用いた場合でも、同様の効果を得ることができる。すなわち、VI族原料としてはセレン、硫黄、テルル等があげられ、II族原料としては亜鉛、カドミウム等が利用でき、これらを組み合わせた、2元系、3元系、4元系等の混晶においても、良好な効果を得ることができる。

【0027】もちろん、III-V族化合物半導体によってリブ埋め込んだ場合でも本発明は有効である。付加体を用いたII-VI族化合物半導体の成長は通常300℃以下で行なうのに対し、III-V族化合物半導体の結晶成長は700℃以上の高温で行なう事が多い。従ってノンドープ層を挿入することによってセレンのp側領域への拡散を抑制する本発明は、高温での再成長を必要とするIII-V族化合物半導体埋め込み型レーザにおいて、より有効である。

【0028】(実施例2) 図7は、半導体レーザの超高出力化を狙って活性領域幅を250 μm とした酸化膜ストライプ型レーザである。活性層は多重量子井戸構造として発光効率の向上を図ると同時に、注入キャリアのオーバーフローを低く抑えるため活性層を光導波路層でサンドイッチした分離閉じ込め構造 (Separate Confinement Heterostructure) を採用している。発振波長は860 nmで、積層構造は表2に示す通りである。

【0029】

【表2】

ド層がある場合と無い場合のグラフを実線と点線でそれぞれ示す。駆動電流は半値幅が100 nm、周波数が1 kHzのパルス波で、駆動電流値は30 Aである。

【0033】ノンドープ層の効果は明かである。ノンドープ層が挿入された半導体レーザ (実線) においては、90℃まで昇温してもその出力の低下はわずか15%程度である。しかし、点線に示すノンドープ層無しの半導体レーザの90℃時の出力は、20℃の時の20%に過ぎない。

【0034】ノンドープ層の有無により、比較にならないくらい温度特性に差がでる原因は、駆動電流が大きいことにある。実施例2の半導体レーザの駆動電流は30

Aと非常に大きい。そのためデューティー比が0.01%と非常に小さいパルス電流であるにも関わらず、チップの発熱を無視することはできない。このように大電流を流す半導体レーザにおいては、電流から光への変換効率が悪いと発熱が大きくなる。変換効率を向上するためにはキャリアを活性層内に有効に閉じ込めなければならない。本実施例の半導体レーザは、活性層とクラッド層の間にノンドープ層を挟み込むことによって活性層とpn接合を一致させ、電流から光への変換ロスを最小限に抑えている。

【0035】以上、2つの実施例を通して本発明の半導体レーザを説明してきたが、本発明はAlGaAs系以外のレーザ材料、例えばInGaAsP系、InGaP系の材料に対しても同様に適用できる。また、実施例において各層の導電型をすべて反対にした構造(pをnに、nをpに置き換えた構造)についても同様の効果が期待できる。

【0036】

【発明の効果】本発明の半導体レーザ、及び半導体レーザの製造方法は、以下の様な効果を有する。

【0037】(1)MOCVD法で作製した半導体レーザにおいては、pn接合と活性層とを一致させることが非常に難しかった。これは結晶膜中にとりこまれたセレンが成長中、あるいはその後のプロセスで活性層を超えて拡散するためである。しかし、ノンドープ層を活性層とn型導電層との間に挿入することによって、pn接合の位置は活性層と必ず一致する様になった。また従来技術においては、同一反応管で成長を重ねる程、pn接合の位置と活性層とのずれが大きくなる傾向にあったが、本発明ではこの課題も解決し、バッチ間での再現性が著しく向上した。

【0038】半導体レーザの特性も、同一ウエハ内ではもちろんのこと、異なるバッチ間でも安定するようになった。

【0039】(2)活性層とpn接合の位置とが一致するので、光波及び注入キャリアが同じ領域内に閉じ込められる。すなわち、注入電流のロスが最小限に抑えられ

る。活性層とpn接合の位置とがずれている場合と比較すると、しきい電流値が下がり、発光効率が向上した。

【0040】(3)無効電流成分の減少により発光領域の発熱が低く抑えられ、特性温度が向上した。特にアンペアクラスの大電流を流す半導体レーザにおいては、ノンドープ層挿入の効果は絶大である。

【図面の簡単な説明】

【図1】本発明の第1の実施例を示す斜視図。

【図2】本発明の第1の実施例の製造工程図。

10 【図3】本発明の結晶成長時のドーパントガスの供給ダイグラム。

【図4】本発明の効果を示すSIMS分析の結果を表すグラフで、(a)は膜厚0.2μmのノンドープ・クラッド層を挿入した場合、(b)はノンドープ・クラッド層を挿入しない場合。

【図5】本発明の第1の実施例の光学特性を示すグラフ。

【図6】本発明の第1の実施例の温度特性を示すグラフ。

20 【図7】本発明の第2の実施例を示す斜視図。

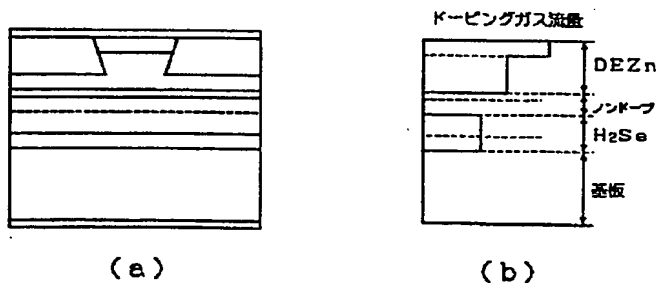
【図8】本発明の第2の実施例の温度特性を示すグラフ。

【図9】従来技術を示す斜視図。

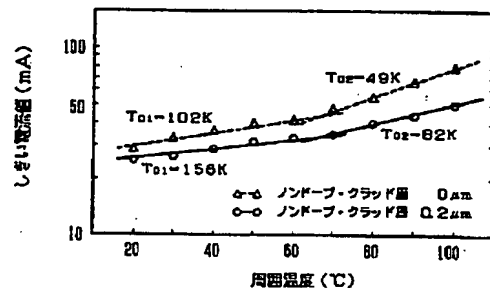
【符号の説明】

- 101, 701, 901 … GaAs基板
- 102, 702, 902 … n型バッファ層
- 103, 703, 903 … n型クラッド層
- 104, 704 … ノンドープ・クラッド層
- 705 … ノンドープ・閉じ込め層
- 30 106, 706, 906 … 活性層
- 707 … p型閉じ込め層
- 108, 708, 908 … p型クラッド層
- 109, 709, 909 … p型コンタクト層
- 110, 710 … SiO₂膜
- 111, 911 … ZnSe電流狭窄層
- 112, 712, 912 … n側電極金属
- 113, 713, 913 … p側電極金属

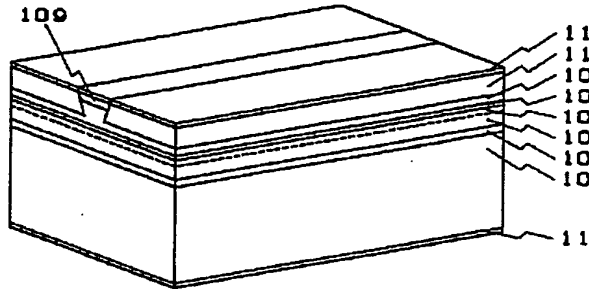
【図3】



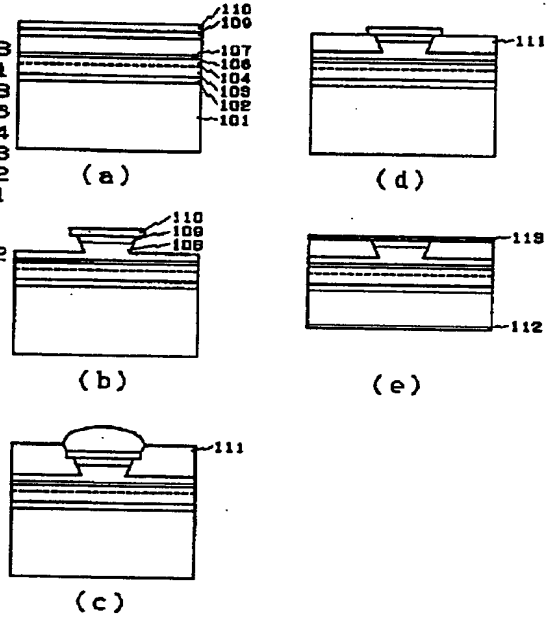
【図6】



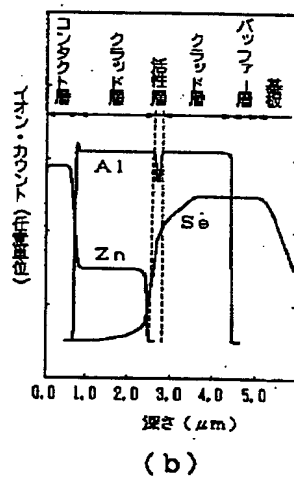
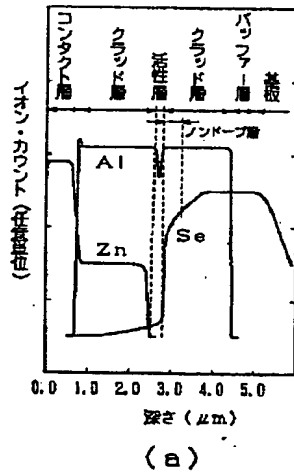
【図1】



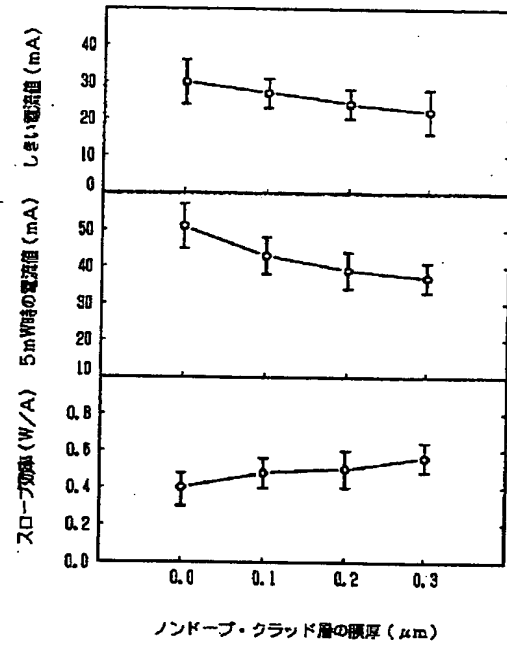
【図2】



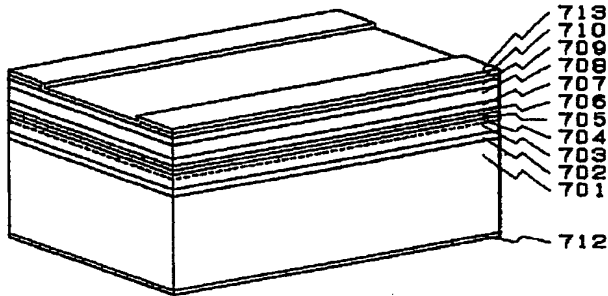
【図4】



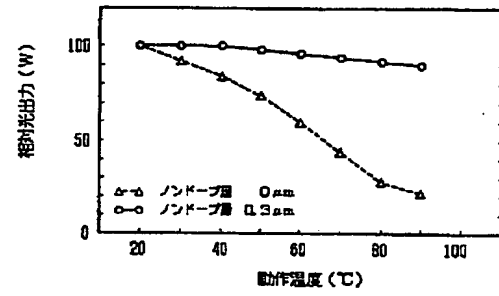
【図5】



【図7】



【図8】



【図9】

